

C8051F MCU 应用笔记

AN016 — 电源管理技术及功耗计算

相关器件

本应用笔记适用于下列器件：

C8051F000、C8051F001、C8051F002、C8051F005、C8051F006、C8051F010、C8051F011、C8051F012、C8051F015、C8051F016、C8051F017。

1. 引言

本应用笔记讨论电源管理技术及计算C8051F00x和C8051F01x SoC功率消耗的方法。很多应用系统对功耗有严格的要求，也存在几种不以牺牲性能为代价的降低功耗的方法。功耗计算对于明确系统的供电要求是很重要的。

2. 关键点

- 供电电压和系统时钟频率对功率消耗有很大影响。
- Cygnal的SoC有两种电源管理方式：等待和停机。
- 功耗可以作为系统时钟、电源电压和被允许的外设的函数来计算。

3. 降低功耗的方法

CMOS数字逻辑器件的功耗受供电电压和系统时钟（SYSCLK）频率的影响。可以通过调整这些参数来降低功耗，设计者也很容易控制这些参数。本节讨论这些参数及它们对功率消耗的影响。

3.1 降低系统时钟频率

对于CMOS数字逻辑器件，功耗与系统时钟（SYSCLK）频率成正比：

$$\text{功耗} = CV^2f$$

其中：C是CMOS的负载电容，V是电源电压，f是SYSCLK的频率。

方程1. CMOS功率方程

C8051Fxxx系列器件的系统时钟可以来自内部振荡器或一个外部时钟源。外部源可以是一个CMOS时钟、RC电路、电容、或晶体振荡器。有关振荡器配置方面的信息见应用笔记“AN002 – 配置内部和外部振荡器”。内部振荡器可提供四个时钟频率：2、4、8 和16 MHz。可以通过使用外部振荡器得到其它频率。为了节省功耗，设计者必须知道给定应用所需要的最高SYSCLK频率和精度。一个设计可能需要一个在器件全部工作时间内保持不变的SYSCLK频率。在这种情况下，

AN016 — 电源管理技术及功耗计算

设计者将选择满足要求的最低频率，采用消耗最低功率的振荡器配置。典型的应用包括串行通信和必须用ADC完成的周期性采样。

某些操作可能要求高速度，但只是在很短的、断续的时间间隔内。这种情况在某些时候被称为“猝发”操作。在C8051Fxxx中，SYSCLK频率可在任何时刻改变。因此器件平时可工作在较低的频率，直到某个需要高速操作的条件发生。

切换系统时钟源的两个例子是：(1) 内部振荡器/外部晶体配置，(2) 外部晶体/RC振荡器配置。如果器件偶尔进行高速数据转换，并使用一个实时时钟为数据提供时间戳，则一个内部振荡器和外部晶体的组合将是最理想的。在采样操作期间应使用高速内部振荡器，采样结束后，使用一个外部32kHz晶体以维持实时时钟。一旦重新需要高速操作，器件将切换到内部振荡器(见图1)。在应用笔记“AN008 – 实现一个实时时钟”中给出了这种操作过程的一个例子。

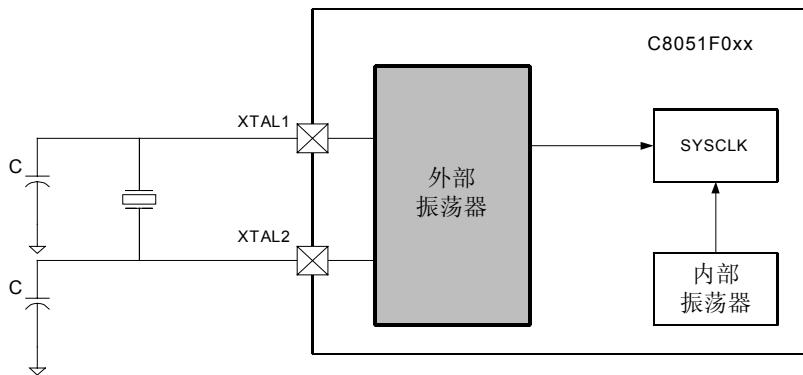


图1. 内部振荡器和外部晶体源配置

晶体振荡器和内部振荡器可以同时工作，每一个都可以根据需要被选为系统时钟源。为了减小电源电流，在使用内部振荡器时可停止外部晶体振荡器。在这种情况下，当从内部切换到外部振荡器时，设计者必须考虑切换系统时钟源时的起动延迟。C8051F0xx器件有一个指示外部时钟信号有效的标志位（OSCXCN寄存器中的XTLVLD位），该标志在外部振荡器稳定运行时置位。在切换到外部振荡器之前应查询该标志。注意：在外部晶体起动期间，其它操作可继续使用内部振荡器。

某些应用需要间歇的高速度和高精度（例如，ADC采样和数据处理），但在其它时间可允许低速度和低精度（例如等待采样时），这时可以用到外部振荡器和RC电路的组合。在这种情况下，外部RC振荡器用于产生低频SYSCLK源，而晶体用于高频率操作。RC电路需要接到VDD（电压源）才能工作。由于在晶体处于工作状态时这种连接可能加载晶体振荡器电路，我们将RC电路接到一个通用端口引脚（见图2）。当使用RC电路时，与之连接的端口引脚被驱动到高电平（到VDD），这可以通过选择端口为“推挽”输出方式并向端口锁存器写‘1’来实现。当使用晶体振荡器时，该端口引脚被置于‘高阻’状态，这可通过设置端口为“漏极开路”输出方式并向端口锁存器写‘1’来实现。注意：RC电路可以利用晶体振荡器电路中已有的电容。

RC电路振荡器的起动几乎是瞬间完成的，而晶体振荡器的起动时间比较长。因此，从RC振荡器切换到外部晶体振荡器时要经过下列过程：

AN016 — 电源管理技术及功耗计算

1. 切换到内部振荡器。
2. 将作为RC电路电源的端口引脚设置为漏极开路并向该端口引脚写‘1’(高阻状态)。
3. 起动晶体(设置XFCN位)。
4. 等待1ms。
5. 查询外部晶体有效位(XTLVLD -->‘1’)。
6. 切换到外部振荡器。

从外部晶体振荡器切换到RC振荡器的步骤如下：

1. 切换到内部振荡器。
2. 关闭晶体振荡器(清除XFCN位)。
3. 驱动电源端口引脚到高电平(到VDD),通过选择端口为“推挽”输出方式并向端口锁存器写‘1’来实现。
4. 切换到外部振荡器。

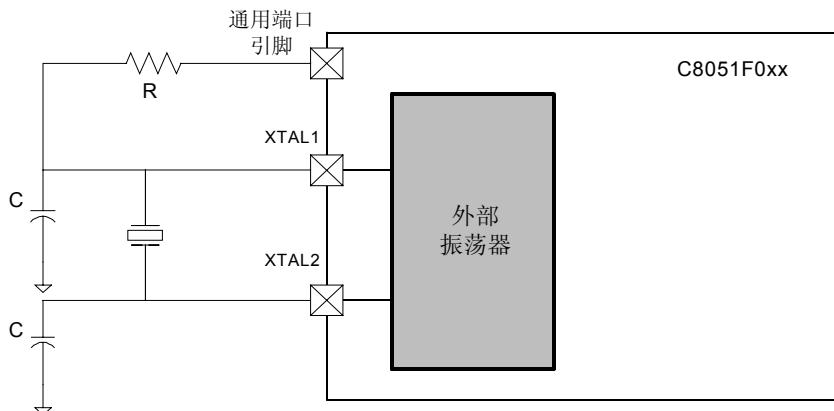


图2. 外部RC和晶体振荡器配置

3.2 降低电源电压

CMOS逻辑电路中的电流与电源电压成正比。CMOS逻辑电路的功耗与电源电压的平方成正比(见方程1)。因此，降低器件的供电电压可以减小功耗。C8051Fxxx系列器件所要求的电源电压为2.7-3.6V。为了减小功耗，建议使用3.0V的稳压器而不采用3.3V的稳压器。

4. CIP-51处理器电源管理方式

C8051处理器有两种电源管理方式。这两种方式是等待方式和停机方式。

4.1 等待方式

在等待方式下，CPU和FLASH存储器停止工作。所有外设都处于工作状态，包括内部时钟。在有中断(被允许的中断)产生或发生系统复位时CPU退出等待方式。可通过将等待方式选择位

AN016 — 电源管理技术及功耗计算

(PCON.0) 置 ‘1’ 使CPU进入等待状态。

当等待方式选择位被置 ‘1’ 时，一旦设置该位的那条指令执行完，CPU立即进入等待状态。有中断发生后，等待方式选择位将被清除，CPU将转入中断服务程序。从中断返回后 (RETI)，CPU将进入设置等待方式选择位的那条指令的下一条指令。如果在等待方式下有复位条件产生，将产生正常的复位过程，CPU将从存储器地址0x0000开始执行程序。

例如，CPU被置于等待方式，等待定时器2溢出后启动一次A/D转换。一旦转换过程结束，ADC转换结束中断将CPU从等待状态唤醒，开始处理采样值。在样本处理过程结束后，CPU又重新被置于等待方式以节省功耗，同时等待下一次中断。

另一个例子，CPU平时处于等待方式以节省功耗，在需要时用一个外部中断信号将其“唤醒”。在收到外部中断时，CPU将退出等待方式并转到相应的中断服务向量（例如：/INT0或/INT1）。

4.2 停机方式

C8051的停机方式用于停止CPU和振荡器。这将使所有数字外设都停止工作。在进入停机方式前，必须用软件将所有的模拟外设关闭。只有内部或外部复位可以使处理器退出停机方式。实际上，停机方式节省功耗是靠将SYSCLK频率降低到0。

注意，时钟丢失检测器会产生一个内部复位（如果被允许），这个内部复位将结束停机方式。因此，如果要使CPU处于停机状态的时间大于时钟丢失检测器的超时时间（100 μ s），则在进入停机方式之前应禁止时钟丢失检测器。

通过将停机方式选择位置 ‘1’ 使C8051处理器处于停机方式。在复位时，CPU完成正常的复位过程并从0x0000地址开始执行程序。任何有效的复位源都可以使CPU退出停机方式。能使CPU退出停机方式的复位源是：外部复位 (/RST)、时钟丢失检测器、比较器0、外部ADC转换启动信号 (/CNVSTR)。

例如，CPU在不需要工作的一段时间内可以被置于停机方式以节省功耗。在需要工作时用比较器0复位信号将其“唤醒”。

一般来说，一个低功耗的设计应采用最低的电源电压、最低的SYSCLK频率并尽可能地使用电源管理方式，以最大限度地节省功耗。这些条件中的大多数都可以用软件实现或控制。

5. 功耗计算

在Cygnal 的C8051F00x和C8051F01x系列器件中消耗功率的两大部件是：模拟部件和数字部件。模拟部件的功耗对于所有的SYSCLK频率来说几乎是不变的。数字部件的功耗随着SYSCLK频率的不同有较大的变化。模拟部件和数字部件的功耗加在一起构成器件的总功耗。

本应用笔记中所介绍的器件消耗电流的计算方法适用于C8051F00x和C8051F01x (F000、01、02、05、06、10、11、12、15和16) 系列器件。

数据表中“总体直流电气特性”一节给出了不同条件下器件的供电电流值。电流值被分为数字部件（在三种示例频率下）和模拟部件两部分。所给出的模拟电流值是所有模拟外设都工作时

AN016 — 电源管理技术及功耗计算

的数值。每个模拟外设的供电电流可以在数据表中与外设相关的章节中查到。

为方便起见，将C8051F00x和C8051F01x的总体直流电气特性列于下表。

AN016 — 电源管理技术及功耗计算

C8051F0xx总体直流电气特性

参 数	条 件	最 小值	典 型值	最 大值	单 位
模拟电源电压		2.7	3.0	3.6	V
模拟电源电流	内部REF、ADC、DAC、比较器都工作		1	2	m A
模拟电源电流 模拟子系统不工 作	内部REF、ADC、 DAC、比较器都不工作； 振荡器被禁止		6	20	μA
模拟与数字电源 电压 之差(VDD-AV+)				0.5	V
数字电源电压		2.7	3.0	3.6	V
数字电源电流 CPU工作	VDD=2.7V; CLK=20MHz VDD=2.7V; CLK= 1MHz VDD=2.7V; CLK=32kHz		10 0.9 10		m m A μA
数字电源电流 CPU不工作 (等待方式)	VDD=2.7V; CLK=20MHz VDD=2.7V; CLK= 1MHz VDD=2.7V; CLK=32kHz		9 0.6 10		m m A μA
数字电源电流 (停机方式)	振荡器不运行		5		μA
RAM数据保持 数字电源			1.5		V
规定工作温度范围		-40		+8 5	°C

内部和外部振荡器比较

除了使用较低的SYSCLK频率之外，设计者还可以通过合理地选择时钟源达到减小功耗的目

AN016 — 电源管理技术及功耗计算

的。内部振荡器消耗数字电源电流的典型值为 $200\text{ }\mu\text{A}$ 。用于驱动外部振荡器的电流是变化的。对于一个外部振荡源（例如一个晶体），驱动电流（由模拟电源提供）是用软件通过配置外部振荡器控制寄存器（OSCXCN）的XFCN位来设置的。在驱动电流较大时，用户可以使用内部振荡器以节省功耗。但是在最低的XFCN设置下，外部振荡器使用不到 $1\mu\text{A}$ 的电流，小于内部振荡器所使用的电流。下面列出了几个典型的电流测量值。这些测量值对于不同的器件可能不一样。驱动设置值应保持最低以节省功耗，但又应足够高以使外部振荡器能够起振。下表列出了电流与外部振荡器频率控制位设置的关系。

典型电流与外部振荡器频率控制位设置的关系

XFCN	电流 (μA)
000	0.6
001	2.0
010	5.8
011	17
100	50
101	140
110	630
111	2900

5.1 数字外设

对于粗略的计算，一个经验公式是假设 $1\text{mA}/\text{MHz}$ 的工作电流+ 1mA （如果模拟部件ADC、比较器、DAC、VREF等被允许）。这个经验公式假定使用 3.6V 的电源电压。较低的电源电压将使功耗降低。在 2.7V ，经验公式为 $0.5\text{mA}/\text{MHz}$ （在正常方式）。下表列出了用于估算电源电流的经验数据。

数字电流消耗（典型值）

电源方式	VDD=2.7V	VDD=3.6V
正常	0.5 mA/MHz	1.0 mA/MHz
等待	0.33 mA/MHz	0.65 mA/MHz

注意，数字电源电流与使用多少个数字外设无关。

电源电流与SYSCLK的频率及电源电压成正比。

5.2 模拟外设

每个模拟外设的供电电流值都在数据表中关于这个外设的部分给出（通常在该部分的最后）。建议禁止所有不用的外设部件以降低功耗。为方便起见，将C8051F00x和C8051F01x模拟外设的供电电流值列于下表。

C8051F0xx模拟外设供电电流

模拟外设	典型电流值 (μA)
------	-------------------------

AN016 — 电源管理技术及功耗计算

VDD监视器（总处于允许状态）	8 (VDD=2.7V) 15 (VDD=3.6V)
ADC	450
VREF (内部)	50 (带隙基准和驱动器)
温度传感器	10
比较器	1.5 (每个)
DAC	110 (每个)
内部振荡器 (使用数字电源)	200

注意，模拟功耗与SYSCLK频率相对无关。

5.3 总电流计算

当所需要的SYSCLK频率、电源电压及外设部件都已经确定后，可以估算总的电源电流。所使用的模拟外设电流（将每个被允许的模拟外设的电流加在一起）加上所使用的数字电流（在给定频率、电源方式和电源电压下计算）就得到总的电源电流。如果所有的模拟外设都被允许，则所用模拟电流大约为1mA。

5.4 计算举例

下面是电源电流计算的几个例子。每个应用在不同的时间可以使用不同的电源方式、SYSCLK频率和外设部件。因此，功率管理指标需要计算几种不同的电源电流。数字部件和模拟部件所使用的电流分别计算，然后加到一起得到总电流。

例 1

在一个VDD=3.6V的系统中使用C8051F000器件。ADC对一个参数采样，将样本处理后经DAC输出。由于在该应用中需要进行采样和处理，所以选择内部振荡器提供16MHz的SYSCLK频率。

模拟部件电流

外设	供电电流 (μ A)
ADC	450
VREF (内部)	50
内部振荡器	200
一个DAC	110
VDD监视器	15
总模拟电流	825

数字部件电流

在正常方式，工作频率为16 MHz

$$1 \text{ mA/MHz} * 16 \text{ MHz} = \underline{16 \text{ mA}}$$

总电流

AN016 — 电源管理技术及功耗计算

$$825 \mu\text{A} \text{ (模拟)} + 16 \text{ mA} \text{ (数字)} = \underline{16.8 \text{ mA}}$$

例 2

假设我们仍然估算例1中相同应用的电源电流。如果采样处理是一个猝发操作（即间歇性地需要采样和转换），我们可以选择平时将CIP-51置于等待方式，经过一个规定的时间间隔后再用一个定时器将其唤醒。在这种情况下，可以通过计算平均电流来估算功率需求。器件将在正常方式（用于采样和数据转换）和等待方式（在两次采样处理操作之间）之间切换。在正常方式和等待方式之间切换的周期等于采样速率（见图3）。这就允许我们在计算了等待方式的电源电流之后计算平均电源电流。

模拟部件电流

在两次采样处理和输出之间器件处于等待方式，模拟外设被禁止。这种情况下模拟电流消耗为：

$$\text{VDD监视器} = \underline{15 \mu\text{A}}$$

数字部件电流

在等待方式，工作频率为16 MHz

$$0.65 \text{ mA/MHz} * 16 \text{ MHz} = \underline{10.4 \text{ mA}}$$

总电流

在大多数应用中，模拟部件的功耗可以被忽略，这样一来总电流就是数字部件的电流：

$$50 \mu\text{A} \text{ (模拟)} + 10.4 \text{ mA} \text{ (数字)} = \underline{10.4 \text{ mA}}$$

我们已经计算了等待方式下的电源电流和正常方式下的电源电流（在例1中），我们还必须计算每种方式所消耗的时间，以计算所用器件的平均电流。

假设ADC工作在低功耗跟踪方式，使用最大的2MHz SAR转换时钟（ADC设置为：SAR时钟 = SYSCLK/8），我们需要10kHz的采样速率。图3中的电源周期为 $1/10000 = 100 \mu\text{s}$ （采样速率的倒数）。

处在正常方式下的时间是ADC跟踪/转换时间和将样本保存到存储器的时间。在低功耗跟踪方式，需要3个SAR时钟用于跟踪和16个SAR时钟用于转换。这19个SAR时钟在频率为2MHz时需要 $9.5 \mu\text{s}$ 。存储采样值需要两个系统时钟周期，即 $0.125 \mu\text{s}$ 。为了进入正常方式，要执行一条mov指令，需三个SYSCLK周期，即 $0.188 \mu\text{s}$ 。这样，在正常方式下的总时间为 $9.5 \mu\text{s} + 0.125 \mu\text{s} + 0.188 \mu\text{s} = \underline{9.8 \mu\text{s}}$ 。

因为ADC的采样周期是 $100 \mu\text{s}$ ，所以在电源周期中等待方式所占的时间为 $100 \mu\text{s} - 9.8 \mu\text{s}$ （正常方式下的时间）= $\underline{90.2 \mu\text{s}}$ 。对图3曲线下方的区域在一个周期（ $100 \mu\text{s}$ ）内积分，然后除以周期值，得到平均电源电流为 $\underline{11 \text{ mA}}$ 。

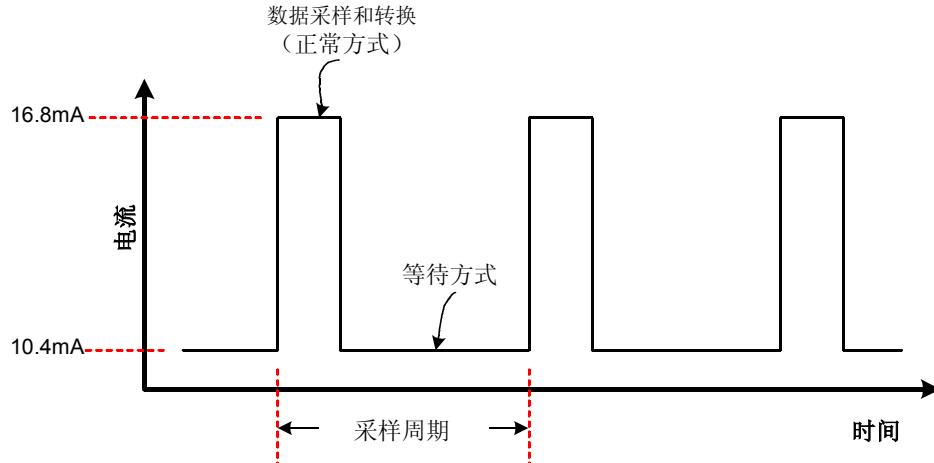


图3. 电源电流调制到较低的平均水平

例 3

如果在器件处于等待方式（在例2中）时使用一个外部振荡器，使振荡器的频率降低到32kHz，则可以进一步降低功耗，这时所用的电流是：

将外部振荡器控制位设置为XFCN = 000。这样将使用0.6 μ A的模拟电流。

$$(0.65 \text{ mA} * 0.032\text{MHz}) + 0.6 \mu\text{A} = 21 \mu\text{A}$$

这与例2中 16MHz 下的等待方式有很大的差别，只是通过简单地降低振荡器频率。

继续进行例2中（在正常方式下有6个附加的SYSCLK周期用于降低振荡器频率）的平均电流计算，得到的平均电流为1.7 mA。

例 4

在这个应用中，用C8051F000的ADC对一个参数采样并将采样值保存到存储器中，需要对采样精确定时。为了满足精确的定时要求，SYSCLK由一个外部18.432 MHz晶体振荡器提供。为了节省功耗，设计者决定使用3.0V的电源电压。定时器2用于对ADC采样间隔定时。

模拟部件电流	
外设	供电电流 (μ A)
ADC	450
外部振荡器驱动器 (XFCN=111)	2900
VDD监视器	15
总模拟电流	3361

数字部件电流
在正常方式，工作频率为18.432 MHz

AN016 — 电源管理技术及功耗计算

$$0.8 \text{ mA/MHz} * 18.432 \text{ MHz} = \underline{14.7 \text{ mA}}$$

总电流

$$3.4 \text{ mA (模拟)} + 14.7 \text{ mA (数字)} = \underline{18.1 \text{ mA}}$$

例 4 在等待方式时的电流

如果采样操作是猝发式的，在不需要采样的时间段内将器件置于等待方式并禁止ADC（不需CIP-51 操作；数字外设继续工作）将节省功耗。在等待方式所消耗的数字电流仅为 0.6 mA/MHz，因此在 18.432 MHz 下电流消耗= 11.1 mA。

计算一个采样周期内的平均电源电流（与例 2 类似，假设 10 kHz 的采样频率和低功耗跟踪方式），得到平均电流的估算值为 11.9 mA。